



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

GUÍA DOCENTE

CURSO: 2012/13

14102 - DISEÑO DE CIRCUITOS Y SISTEMAS ELECTRÓNICOS

ASIGNATURA: 14102 - DISEÑO DE CIRCUITOS Y SISTEMAS ELECTRÓNICOS

CENTRO: Escuela de Ingeniería de Telecomunicación y Electrónica

TITULACIÓN: Ingeniero de Telecomunicación

DEPARTAMENTO: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

ÁREA: Tecnología Electrónica

PLAN: 13 - Año 200 **ESPECIALIDAD:**

CURSO: Cuarto curso **IMPARTIDA:** Primer semestre **TIPO:** Troncal

CRÉDITOS: 6 **TEÓRICOS:** 3 **PRÁCTICOS:** 3

Información ECTS

Créditos ECTS: 4,8

Horas de trabajo del alumno: 120

Horas presenciales:

- Horas teóricas (HT): 28
- Horas prácticas (HP): 16
- Horas de clases tutorizadas (HCT): 11
- Horas de evaluación: 5
- otras:

Horas no presenciales:

- trabajos tutorizados (HTT): 24
- actividad independiente (HAI): 36

Idioma en que se imparte: Español

Descriptores B.O.E.

Herramientas software para el diseño de circuitos integrados y sistemas electrónicos, circuitos híbridos, etc. Sistemas especiales para el tratamiento de la información.

Temario

Presentación de la asignatura (2 horas)

PROFESOR: P.P. Carballo / F. Tobajas

Capítulo I. Introducción. (2 horas)

PROFESOR: F. Tobajas

1. Introducción al diseño electrónico.

Capítulo II. Tecnologías de diseño de un sistema electrónico integrado. (8 horas)

PROFESOR: F. Tobajas

2. Tecnologías semicustom. (2 horas)

2.1. Redes de puertas.

2.2. Células estándar.

3. Redes de puertas programables (FPGAs). (6 horas)

3.1. Bloques lógicos.

- 3.2. Memorias.
- 3.3. Bloques de Entrada/Salida.
- 3.4. Interconexiones y buses.
- 3.5. Mapeado de bloques funcionales.
- 3.6. Actel, Xilinx I y Altera.
- 3.7. Xilinx II y Spartan III.

Capítulo III. Métodos de diseño de un sistema electrónico. (10 horas)

PROFESOR: P.P. Carballo

4. Flujos y herramientas de ayuda al diseño electrónico. (2 horas)
 - 4.1. Flujos de diseño.
 - 4.2. Formatos y lenguajes estándares en diseño electrónico.
 - 4.3. Entornos de diseño electrónico.
5. Modelado y simulación del diseño. (2 horas)
 - 5.1. Descripción HDL de hardware sintetizable.
 - 5.2. Técnicas de reutilización (RMM).
 - 5.3. Técnicas de simulación.
6. Diseño arquitectural y síntesis del diseño. (4 horas)
 - 6.1. Modelos arquitecturales de referencia.
 - 6.2. Principios de la síntesis de alto nivel.
 - 6.3. Metodología de síntesis a nivel de transferencia de registros (RT).
 - 6.4. Interfaz con el diseño físico.
7. Sistemas en chip. (2 horas)
 - 7.1. Concepto de sistema en Chip (SoC)
 - 7.2. Componentes virtuales (IPs)
 - 7.3. Flujo de diseño de SoC

Capítulo IV. Técnicas de validación de sistemas electrónicos. (4 horas)

PROFESOR: F. Tobajas

8. Test de circuitos y sistemas integrados. (4 horas)
 - 8.1. Técnicas básicas de diseño para test.
 - 8.2. Técnicas de Boundary-Scan.
 - 8.3. Simulación de fallos
 - 8.4. Generación automática de patrones de test

Capítulo V. Otros aspectos del diseño electrónico. (2 horas)

PROFESOR: P.P. Carballo

9. Otros aspectos del diseño electrónico. (2 horas)
 - 9.1. Aspectos económicos.
 - 9.2. Aspectos organizativos.

Requisitos Previos

Se recomienda tener conocimientos de electrónica básica, circuitos analógicos, circuitos digitales, sistemas digitales (microprocesadores) y diseño de sistemas electrónicos basados en microprocesador.

Objetivos

1. Objetivos Conceptuales:

- 1.1 Conocer las bases teóricas del diseño de circuitos integrados y sistemas electrónicos, haciendo especial hincapié en los sistemas digitales.
- 1.2 Conocer las tecnologías de diseño que permiten la implementación física de un sistema

electrónico integrado, así como los lenguajes de descripción hardware.

1.3 Conocer los métodos de diseño de sistemas integrados, así como las herramientas software de ayuda al diseño.

1.4 Conocer las técnicas de diseño orientado a test e integración de sistemas electrónicos.

2 Objetivos Procedimentales:

2.1 Aplicar las bases teóricas adquiridas al análisis, diseño y síntesis de circuitos y sistemas electrónicos avanzados.

2.2 Realizar el diseño, simulación e implementación de un módulo, componente o núcleo en un dispositivo lógico programable (FPGA) a partir de su descripción en lenguaje VHDL.

3 Objetivos Actitudinales:

3.1 Interesarse por el diseño de circuitos y sistemas electrónicos en tecnologías programables y de aplicación específica.

3.2 Comunicar y documentar correctamente la especificación y la realización de un sistema electrónico.

Metodología

TEORÍA:

1 Clases de teoría:

1.1 Actividad del profesor: Clases expositivas combinadas con la realización de casos de aplicación industrial. Además, se plantea la posibilidad de contar con las herramientas de apoyo a la enseñanza presencial del campus virtual de la ULPGC, con la incorporación de Tareas y Cuestionarios para facilitar el aprendizaje de los contenidos teóricos de la asignatura.

1.2 Actividad del estudiante:

1.2.1 Actividad presencial: Tomar apuntes, participar en clase con el planteamiento de dudas.

1.2.2 Actividad no presencial: Estudiar la materia y realizar Tareas y Cuestionarios on-line.

PRÁCTICAS:

2 Clases de prácticas:

2.1 Actividad del profesor:

2.1.1 Planteamiento de la práctica,

2.1.2 Explicaciones relacionadas con los procedimientos

2.1.3 Resolución de dudas sobre las técnicas y procedimientos.

2.2 Actividad del estudiante:

- Presencial:

2.2.1 Realización de las prácticas propuestas sobre la estación de trabajo.

- No presencial:

2.2.2 Realización de tutoriales preparados para el aprendizaje de las herramientas de diseño.

2.2.3 Estudio de los conceptos implicados en la realización de las prácticas.

2.2.4 Preparar el desarrollo de la práctica, incluyendo las dudas a plantear en las clases presenciales.

2.2.5 Completar las memorias de las prácticas planteadas.

Criterios de Evaluación

Actividades que liberan materia

- Examen parcial, con un 25%.
- Realización de prácticas en el laboratorio, examen sobre VHDL y examen de prácticas (en su caso), con un 50%.

Actividades que no liberan materia

- Realización de Tareas y Cuestionarios a través del Campus Virtual de la ULPGC

Otras consideraciones

- Es imprescindible aprobar ambas partes (teoría (T) y prácticas (P)), por separado. Si el estudiante no supera alguna de las dos partes, la nota final será: Mínimo (4.0, $T * 0,5 + P * 0,5$)
- El examen parcial es eliminatorio hasta la convocatoria ordinaria.
- El examen de convocatoria de la parte teórica se realizará en la fecha prevista por el Centro y constará de problemas, preguntas cortas, de desarrollo y/o de tipo test. El examen de convocatoria estará dividido en dos partes, correspondientes a los contenidos evaluados en el examen parcial, y al resto de contenidos, respectivamente, que deben ser aprobadas independientemente.
- Para el cálculo de la nota de la evaluación continua de prácticas (P) se valorará la realización de los diseños propuestos en los Módulos de Prácticas (MP). Para la evaluación positiva de los diseños, estos deben funcionar de acuerdo a las especificaciones dadas, ya sea sobre el simulador y sobre las placas de prototipado. Además se deberá entregar el material requerido para cada práctica en los plazos de entrega indicados en la programación entregada a principio de curso. Las prácticas no entregadas se deberán entregar en la fecha propuesta para el examen de prácticas. La nota de prácticas representa el 50% de la nota final.
- Para evaluar el conocimiento sobre VHDL, se realizará un examen eliminatorio, de tal forma que será necesario superarlo para poder tener una valoración positiva de la nota de prácticas.
- En el caso de que el estudiante no asista a un 20% de las prácticas deberá realizar un examen práctico consistente en la puesta en marcha, defensa y demostración del correcto funcionamiento de las prácticas propuestas para la asignatura. Durante la realización del examen, en cualquier momento se puede requerir al estudiante que implemente variaciones sobre los diseños propuestos en los módulos de prácticas.
- La nota final del estudiante se obtendrá de aplicar la siguiente ecuación, una vez se hayan superado ambas partes:
Calificación Final = $0,5 * T + 0,5 * P$.

Descripción de las Prácticas

Las prácticas se realizarán en el Laboratorio de ASIC y Sistemas Digitales de forma individual o en grupos de dos estudiantes, dependiendo de la disponibilidad de puestos del laboratorio, utilizando las herramientas de diseño que se mencionan sobre un equipo PC/Windows.

Las prácticas están estructuradas en tres módulos organizados en sesiones de dos horas.

Módulo 1. Introducción al diseño electrónico basado en VHDL (7 sesiones de 2 horas. Total: 14 horas).

El objetivo docente de este módulo de prácticas es que el estudiante se familiarice con las técnicas de descripción hardware y de simulación basada en VHDL. Asimismo se introduce al estudiante en el prototipado de bloques básicos sobre la FPGA. Este módulo de prácticas incluye las siguientes prácticas:

- Práctica 1. Introducción a VHDL (una sesión de dos horas)
- Práctica 2. Introducción a las FPGAS, flujo de diseño e introducción a herramientas de diseño (dos sesiones de dos horas)
- Práctica 3. Modelado VHDL de lógica combinacional. Ejemplos y aplicaciones (una sesión de dos horas)
- Práctica 4. Modelado VHDL de lógica secuencial. Ejemplos y aplicaciones (una sesión de dos horas)
- Práctica 5. FSMs y ASMs. Ejemplos y aplicaciones (una sesión de dos horas)
- Práctica 6. FSMD. Ejemplos y aplicaciones (una sesión de dos horas)

El estudiante entregará los modelos y bancos de test VHDL y los diseños propuestos funcionando sobre la placa de prototipado, en su caso. Al finalizar el módulo el estudiante entregará una memoria que incluya la explicación de las prácticas desarrolladas.

Módulo 2: Diseño básico y prototipado de bloques e interfaces (4 sesiones de 2 horas. Total: 8 horas)

El objetivo docente de este módulo de prácticas es que el estudiante se familiarice con la utilización de interfaces de E/S a partir de sus descripciones VHDL. El prototipado de los bloques de comunicación se realizará sobre la FPGA aprovechando los recursos disponibles en la placa de desarrollo. Este módulo incluye las siguientes prácticas:

- Práctica 7. Diseño de módulos: UART (una sesión de dos horas)
- Práctica 8. Diseño de módulos: Bloques RAM y controlador SRAM (una sesión de dos horas)
- Práctica 9. Diseño de módulos: controlador VGA (dos sesiones de dos horas)

El estudiante entregará los modelos y bancos de test en VHDL, los diseños propuestos funcionando sobre la placa, en su caso. Al finalizar el módulo el estudiante entregará una memoria que incluya la explicación de las prácticas desarrolladas.

Módulo 3: Diseño con procesadores empotrados en FPGAS (4 sesiones de 2 horas. Total 8 horas).

El objetivo docente de este módulo de prácticas es que el estudiante utilice un procesador para crear un pequeño sistema empotrado en la FPGA. Se pondrá énfasis en las interfaces de comunicación entre el software ejecutado en el procesador y el hardware mapeado en la FPGA. Este módulo incluye las siguientes prácticas:

- Práctica 10. Diseño de un sistema electrónico usando el procesador empotrado PicoBlaze (cuatro sesiones de dos horas)

A la finalización de la práctica, el estudiante entregará el diseño propuesto funcionando sobre la placa de prototipado y una memoria describiendo el funcionamiento del sistema.

Bibliografía

[1 Básico] **Electronic design automation :synthesis, verification, and test /**

edited by Laung-Terng Wang, Yao-Wen Chang, Kwang-Ting (Tim) Cheng.

Morgan Kaufmann/Elsevier., Amsterdam [etc.] : (2009)

978-0-12-374364-0

[2 Básico] Manuales y herramientas de diseño y librerías tecnológicas disponibles en línea

(<http://eda.iuma.ulpgc.es>)

[3 Básico] Application-specific integrated circuits /

Michael John Sebastian Smith.

Addison-Wesley,, Reading, Mass. : (1997)

0201500221

[4 Básico] RTL hardware design using VHDL: coding for efficiency, portability, and scalability /

Pong P. Chu.

Wiley-Interscience,, Hoboken, New Jersey : (2006)

0-471-72092-5

[5 Básico] FPGA prototyping by VHDL examples: Xilinx Spartan-3 version /

Pong P. Chu.

Wiley-Interscience,, Hoboken, New Jersey : (2008)

978-0-470-18531-5

[6 Básico] IEEE standard VHDL language reference manual: IEEE std 1076-1993 (revision of IEEE std 1076-1987) /

sponsors, Design automation standards committee of the IEEE computer society and Automatic test program generation subcommittee of IEEE standards coordinating committee 20.

Institute of Electrical and Electronics Engineers,, New York : (1994)

1559373768

[7 Básico] Xilinx :All Programmable Technologies and Devices [

Xilinx Inc.

(2011)

[8 Recomendado] The Boundary Scan Handbook /

by Kenneth P. Parker.

Kluwer,, Boston [etc.] : (2003) - (3rd ed.)

1-4020-7496-4

[9 Recomendado] Reuse methodology manual for system-on-a-chip designs /

by Michael Keating, Pierre Bricaud.

Kluwer Academic Publishers,, Boston : (2002) - (3rd ed.)

1402071418

[10 Recomendado] The design warrior's guide to FPGAs: devices, tools and flows /

Clive "Max" Maxfield.

Elsevier,, Amsterdam(etc.) : (2004)

978-0-7506-7604-5

[11 Recomendado] FPGA-based prototyping methodology manual :best practices in design-for-prototyping /

Doug Amos, Austin Lesea, Rene Richter.

Synopsys Press,, Mountain View, CA : (2011)

978-1-61730-004-2 (pbk. : alk. paper)

[12 Recomendado] Los cantos flamencos: (die Cantes flamencos, 1881) /

Hugo Schuchardt.

, Fundación Machado, (1990)

8486773180

[13 Recomendado] Digital systems design with VHDL and synthesis :an integrated approach /

K.C. Chang.

IEEE Computer Society,, Los Alamitos, Calif : (1999)

0769500234

[14 Recomendado] VHDL: Lenguaje estándar de diseño electrónico.

, McGraw-Hill, Madrid, (1997)

8448111966

Organización Docente de la Asignatura

Contenidos	Horas					Competencias y Objetivos
	HT	HP	HCT	HTT	HAI	
Teoría: Presentación. Prácticas: Introducción a VHDL.	2	2	0	0	1,5	1.1, 3.1
Teoría 1: Introducción. Prácticas: Entorno de simulación Modelsim.	2	1	1	2	2	1.1, 3.1
Teoría 2: Tecnologías semicustom. Prácticas: Técnicas modelado VHDL. Test._____	2	2	0	2	2	1.1, 1.2, 2.1, 3.1__
Teoría 3: Redes de puertas programables. Prácticas: Modelado y simulación en VHDL. Modelado VHDL para síntesis._____	6	4	1	2	10	1.1, 1.2, 2.1, 3.1, 3.2__
Teoría 4: Flujos y herramientas de diseño. Prácticas: Flujo de diseño FPGAs Xilinx. Prototipado Spartan starter board.	2	1	3	4	8,5	1.1, 1.2, 1.3, 2.1, 2.2, 3.1
Teoría 5. Modelado y simulación del diseño. Prácticas: Aplicaciones (I).	2	1	1	2	2	1.1, 1.3, 2.1, 2.2, 3.1

Contenidos	Horas					Competencias y Objetivos
	HT	HP	HCT	HTT	HAI	
Teoría 6: Diseño arquitectural y síntesis del diseño. Prácticas: Aplicaciones (II). Diseño avanzado.	4	2	1	4	2	1.1, 1.3, 2.1, 2.2, 3.1, 3.2
Teoría 7: Técnicas de integración para SoC. Prácticas: Diseño avanzado.	2	1	1	2	2	1.1, 1.4, 2.1, 2.2, 3.1
Teoría 8: Test de circuitos integrados. Prácticas: Diseño avanzado.	4	2	2	4	4	1.1, 1.4, 2.1, 2.2, 3.1
Teoría 9: Otros aspectos del diseño. Prácticas: Diseño avanzado.	2	0	1	2	2	1.1, 1.4, 2.1, 2.2, 3.1, 3.2

Equipo Docente

FÉLIX BERNARDO TOBAJAS GUERRERO

Categoría: TITULAR DE UNIVERSIDAD

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928457325 **Correo Electrónico:** felix.tobajas@ulpgc.es

WEB Personal: <http://www.iuma.ulpgc.es/users/tobajas/ampliacion>

PEDRO FRANCISCO PÉREZ CARBALLO

Categoría: PROFESOR COLABORADOR

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928451233 **Correo Electrónico:** pedro.perezcarballo@ulpgc.es

WEB Personal: <http://www.diea.ulpgc.es/users/carballo/index.html>

JORGE MONAGAS MARTÍN

Categoría: PROFESOR COLABORADOR

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928457321 **Correo Electrónico:** jorge.monagas@ulpgc.es

WEB Personal: <http://www.diea.ulpgc.es/users/jmonagas/index.html>

Resumen en Inglés

This course focuses on the learning of the principles of integrated circuits and systems design, hybrid circuits, etc. The content covers the key aspects of integrated circuits design (including specification, analysis, logic design, modeling, simulation, verification, synthesis, layout and testing), and computer-aided techniques used, with an emphasis on system specification and design, and related business issues.

