



UNIVERSIDAD DE LAS PALMAS  
DE GRAN CANARIA

PROYECTO DOCENTE CURSO: 2003/04

14135 - DISEÑO ELECTRÓNICO

**ASIGNATURA:** 14135 - DISEÑO ELECTRÓNICO

**CENTRO:** Escuela de Ingeniería de Telecomunicación y Electrónica

**TITULACIÓN:** Ingeniero en Electrónica

**DEPARTAMENTO:** INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

**ÁREA:** Tecnología Electrónica

**PLAN:** 10 - Año 200 **ESPECIALIDAD:**

**CURSO:** Cuarto curso **IMPARTIDA:** Primer semestre **TIPO:** Troncal

**CRÉDITOS:** 6 **TEÓRICOS:** 3 **PRÁCTICOS:** 3

## Descriptorios B.O.E.

Técnicas de diseño de circuitos, sistemas electrónicos y circuitos integrados de tipo específico y semiespecífico. Herramientas software para el diseño

## Temario

Capítulo I. Introducción. (2 horas)

1. Introducción al diseño electrónico. (2 horas)

Capítulo II. Tecnologías de diseño de un sistema electrónico integrado. (8 horas)

2. Elementos básicos. (2 horas)

3. Arquitectura de los dispositivos programables (CPLDS y FPGAs). (2 horas)

4. Tecnologías y librerías para ASICs. (2 horas)

5. Bloques IPs. (2 horas)

Capítulo III. Métodos de diseño de un sistema electrónico. (14 horas)

6. Herramientas y flujos para el diseño electrónico. (2 horas)

7. Técnicas de modelado HDL del diseño. (2 horas)

8. Técnicas de síntesis del diseño. (4 horas)

9. Técnicas de Verificación. (2 horas)

10. Diseño físico. (4 horas)

Capítulo IV. Técnicas de diseño e integración de sistemas electrónicos. (4 horas)

11. Técnicas de Test. (4 horas)

12. Introducción al diseño de sistemas en chip. (2 horas)

## Conocimientos Previos a Valorar

Nociones de electrónica digital, tecnología de semiconductores y programación. El conocimiento de UNIX facilita la realización de las prácticas.

## Objetivos

El objetivo de la asignatura es que el alumno sea capaz de aprender diferentes técnicas de diseño de sistemas electrónicos en un único chip.

Para ello se introduce al alumno en las diferencias conceptuales y de aproximación al diseño

cambiando el punto de vista de un diseño basado en componentes discretos a un diseño planificado para ser integrado en un único circuito integrado evaluando su impacto económico y de ventajas competitivas. Se explican las tecnologías y las técnicas de diseño actuales y las metodologías y herramientas CAD involucradas en cada flujo de diseño, dependiendo de la tecnología destino de implementación.

Se explican las diferentes técnicas de descripción hardware pasando de una filosofía basada en captura y simulación a otra más actual basada en el modelado HDL y síntesis. Por último se introducen los conceptos de componentes virtuales y la integración de sistemas en chip.

## Metodología de la Asignatura

Al tratarse de una asignatura que contiene una parte teórica y otra práctica, los medios a utilizar son de diversa naturaleza. La parte teórica se impartirá utilizando medios estándares (pizarra, transparencias y proyector). El método seguido en la parte teórica de esta asignatura es el expositivo y deductiva. Para ello se presentan diferentes casos de aplicación industrial y se generalizan los conceptos adquiridos para su aplicación en nuevos casos.

Por otro lado la parte práctica se desarrolla en el laboratorio y hace uso de herramientas CAD para diseño electrónico y recursos WEB creados para la asignatura. En las clases de prácticas el alumno consolida los conocimientos teóricos adquiridos en base a su aplicación en el desarrollo de diferentes casos prácticos.

## Evaluación

Los criterios de evaluación a usar en la asignatura son los siguientes:

1. La composición de la nota final es como sigue:

a. Teoría (T).

La contribución de la teoría a la nota final será de un 50% del valor total.

Opcionalmente se podrá realizar un único examen parcial en el mes de diciembre, eliminatorio hasta la convocatoria ordinaria. La contribución de este examen parcial en la nota final del examen de teoría dependerá de la extensión del temario que se haya incluido dicho examen parcial. El alumno podrá optar a que toda la nota del bloque de teoría corresponda a la nota de(l/los) examen(es) realizado(s) (opción A) o, por el contrario, a una evaluación alternativa en la que la nota de teoría se descompone en un 15% por asistencia y participación activa en clase (APC) (0,1 punto por cada clase teórica) y un 35% por la nota del examen de la correspondiente convocatoria (opción B).

b. Evaluación de prácticas (P).

La contribución del bloque de prácticas a la nota final es del 50%, descompuesta en:

i) Evaluación positiva de memorias de las prácticas realizadas (MP): 25%,

Para la evaluación positiva es requisito la asistencia a las prácticas.

Se considerará como evaluación negativa de la memoria la no asistencia a un 20 % de la carga total del plan docente de la asignatura (6 horas de prácticas) sin justificación adecuada.

ii) Realización y exposición de trabajo de curso (TC): 25%.

La nota final será:

Opción A:  $NF = 0,5 * T + 0,25 * MP + 0,25 * TC$

Opción B:  $NF = APC + 0,35 * T + 0,25 * MP + 0,25 * TC$

## Descripción de las Prácticas

Las prácticas de Diseño Electrónico consisten en el desarrollo de un circuito integrado a diseñar usando los métodos explicados en teoría. Los estudiantes se organizan en grupos de dos con objeto de optimizar el uso de la estación de trabajo. Durante las sesiones de laboratorio el estudiante aprende los aspectos prácticos de VHDL y las herramientas de ayuda al diseño de circuitos integrados en cuanto a la descripción, simulación, síntesis e implementación del diseño.

Módulo 1: Introducción a UNIX. Herramientas básicas. (2 horas)

Módulo 2: Técnicas algorítmicas y a nivel RT. Técnicas de Reutilización. (6 horas)

Modulo 3: Técnicas de síntesis. Síntesis de alto nivel. Síntesis lógica. Técnicas avanzadas. (10 horas)

Módulo 4: Técnicas de implementación del diseño en FPGAs. (4 horas)

Modulo 5: Técnicas de implementación del diseño en tecnologías ASICs. (4 horas)

Módulo 6: Diseño de componentes virtuales. Técnica de integración de sistemas. (4 horas)

## Bibliografía

---

### [1] Digital systems testing and testable design.

*Abramovici, Miron*

*IEEE press,, New York : (1990) - (Revised printing.)*

*0780310624*

---

### [2] High-level synthesis: introduction to chip and system design

*by Daniel D. Gajski, Nikil D. Dutt, Allen C-H Wu*

*Kluwer Academic, Boston (1992)*

*0792391942*

---

### [3] Reuse methodology manual for system-on-a-chip designs /

*by Michael Keating, Pierre Bricaud.*

*Kluwer Academic Publishers,, Boston : (2002) - (3rd ed.)*

*1402071418*

---

### [4] Surviving the SOC Revolution: A Guide to Platform-Based Design /

*Henry Chang... [et al.].*

*Kluwer Academic,, Boston : (1999)*

*0792386795*

---

### [5] Documentación en línea sobre tecnologías y Kits de diseño (<http://eda.iuma.ulpgc.es7>)

*IUMA/ULPGC*

---

### [6] Real Word FPGA Design with Verilog /

*Ken Coffman.*

*Prentice Hall PTR,, Upper Saddle River, NJ : (2000)*

*0130998516*

---

### [7] VHDL Lenguaje Estándar de Diseño Electrónico.

*L. Terés, Y. Torroja, S. Olcoz, E. Villar, E. Lecha, S. Moré, T. Riesgo, y otros.*

*Ed. McGraw-Hill - (1998)*

---

**[8] Application-specific integrated circuits /**

*Michael John Sebastian Smith.*

*Addison-Wesley,, Reading, Mass. : (1997)*

*0201500221*

---

**[9] System-on-a-Chip: Design and Test /**

*Rochit Rajsuman.*

*Artech House,, Boston : (2000)*

*1580531075*

---

**[10] HDL chip design: A practical guide for designing, synthesizing and simulating ASICs and FPGAs using VHDL or Verilog.**

*Smith, Douglas J.*

*Doone,, Madison : (1996)*

*0965193438*

---

**[11] Logic Synthesis /**

*Srinivas Devadas ; Abhijit Ghosh ; Kurt Keutzer.*

*McGraw-Hill,, New York : (1994)*

*0070165009*

---

**[12] Xilinx Documentation On-Line (<http://www.xilinx.com>)**

*Xilinx Corp.*

---

## Equipo Docente

**PEDRO FRANCISCO PÉREZ CARBALLO**

(COORDINADOR)

**Categoría:** TITULAR DE ESCUELA UNIV. INTERINO

**Departamento:** INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

**Teléfono:** 928451233 **Correo Electrónico:** [pedro.perezcarballo@ulpgc.es](mailto:pedro.perezcarballo@ulpgc.es)

**WEB Personal:** <http://www.diea.ulpgc.es/users/carballo/index.html>