



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

GUÍA DOCENTE

CURSO: 2011/12

14075 - FUNDAMENTOS DE COMPUTADORES

ASIGNATURA: 14075 - FUNDAMENTOS DE COMPUTADORES

Vinculado a : (Titulación - Asignatura - Especialidad)

1100-Ingeniero de Telecomunicación - 14075-FUNDAMENTOS DE COMPUTADORES - P1

1100-Ingeniero de Telecomunicación - 14075-FUNDAMENTOS DE COMPUTADORES - P2

1100-Ingeniero de Telecomunicación - 14075-FUNDAMENTOS DE COMPUTADORES - P3

CENTRO: Escuela de Ingeniería de Telecomunicación y Electrónica

TITULACIÓN: Ingeniero de Telecomunicación

DEPARTAMENTO: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

ÁREA: Tecnología Electrónica

PLAN: 13 - Año 200 **ESPECIALIDAD:**

CURSO: Segundo curso **IMPARTIDA:** Segundo semestre **TIPO:** Troncal

CRÉDITOS: 6 **TEÓRICOS:** 3 **PRÁCTICOS:** 3

Información ECTS

Créditos ECTS:4,8

Horas de trabajo del alumno:120

Horas presenciales:

- Horas teóricas (HT):
- Horas prácticas (HP):
- Horas de clases tutorizadas (HCT): 15
- Horas de evaluación: 9,5
- otras: 0

Horas no presenciales:

- trabajos tutorizados (HTT): 13
- actividad independiente (HAI): 43

Idioma en que se imparte: Español

Descriptores B.O.E.

Niveles de descripción. Unidades funcionales. Nivel de transferencias de registros. Interpretación de instrucciones. Microprogramación. Conceptos de E/S. Núcleos de sistemas operativos. Otros tipos de ordenadores. Microprocesadores. Familias de Periféricos.

Temario

Bloque Temático I: Introducción y Nociones sobre Diseño de Sistemas Digitales

1) Introducción a la Asignatura

- a) Introducción
- b) Rutas de datos sencillos
- c) Rutas de datos generales
- d) Diseño de la unidad de control

2) Diseño al Nivel de Transferencia entre Registros

Parte 1

- a) Modelo de diseño
- b) Definición FSM
- c) Esquema de la máquina algorítmica de estados
- d) Esquema de síntesis ASM
- e) Utilización compartida de registros (asociación de variables)
- f) Utilización compartida de unidades funcionales (asociación de operadores)
- g) Utilización compartida de buses (asociación de conexiones)
- h) Asociación de registros
- i) Encadenamiento y multiciclo

Parte 2

- j) Segmentación de la unidad funcional
- k) Segmentación del camino de datos
- l) Segmentación de control
- m) Planificación

Bloque Temático II: El microprocesador y los elementos relacionados

3) El Procesador

- a) Juegos de instrucciones
- b) Modos de direccionamiento
- c) Diseño del procesador
- d) Diseño del conjunto de instrucciones
- e) Diseño CISC
- f) Conjunto reducido de instrucciones
- g) Diseño RISC
- h) Avance de datos
- i) Predicción de saltos

4) Sistema de Memoria

- a) La jerarquía de memoria
- b) Localidad de referencia
- c) Memoria caché
- d) Memoria virtual

5) Entrada/Salida y Comunicación

- a) E/S de los computadores
- b) Ejemplos de periféricos
- c) Interfaces de entrada/salida
- d) Modos de transferencia
- e) Interrupción con prioridad
- f) Acceso directo a memoria
- g) Procesadores de entrada/salida

6) El soporte del Sistema Operativo

- a) Conceptos básicos sobre sistemas operativos
- b) Planificación
- c) Gestión de la memoria

Requisitos Previos

Por su contenido y localización en el Plan de Estudios de Ingeniero de Telecomunicación, se recomienda que el estudiante tenga asimilado los conceptos contenidos en las asignaturas Fundamentos de la Programación, Programación y Circuitos Digitales. A continuación se detallan los aspectos más destacados de cada una de las asignaturas mencionadas que dan soporte a los contenidos desarrollados en Fundamentos de Computadores.

Fundamentos de la Programación aporta los conceptos básicos para desarrollar programas. Para la docencia de Fundamentos de Computadores a veces se debe recurrir a contenidos de esta materia para aclarar algunos conceptos puntuales al describir el funcionamiento de los sistemas específicos y los microprocesadores.

Programación introduce aspectos más avanzados de la programación que ayudan a comprender la traducción a ensamblador de determinadas construcciones en lenguaje de alto nivel, tales como arrays, listas enlazadas, tratamiento de la pila y métodos de ordenación.

Circuitos Digitales aporta los conocimientos básicos asociados a la Electrónica Digital. Dominar sus contenidos resulta primordial para comprender numerosos aspectos de lo impartido en Fundamentos de Computadores.

Objetivos

Fundamentos de Computadores es una asignatura destinada a presentarles a los estudiantes los conceptos fundamentales que se necesitan para comprender, analizar y diseñar tanto la estructura y funcionamiento interno de los microprocesadores como los sistemas mínimos basados en éstos. De esta forma se logra un objetivo triple:

1. Por un lado, el esencial de dar a conocer los principios estructurales y de funcionamiento de los computadores en el nivel de máquina convencional,
2. Por otro, mostrar estrategias típicas de diseño cuando se enfrenta el problema de construir sistemas digitales a medida algo complejos, tomando para ello como referencia alguna microarquitectura o por lo menos los detalles más frecuentes que se pueden encontrar en las de diversos procesadores actuales,
3. Y, por último, examinar con detalle el procedimiento de análisis a seguir cuando en el diseño de un sistema interviene un microprocesador como elemento de construcción.

1. Objetivos Conceptuales:

- 1.1 Conocer las diferentes unidades funcionales utilizadas en el diseño de un sistema digital y, en particular, en el diseño de un procesador.
- 1.2 Comprender los diferentes niveles de abstracción en el diseño de un sistema digital.
- 1.3 Conocer las estrategias típicas de diseño a la hora de construir sistemas digitales a medida de mediana complejidad.
- 1.4 Conocer el proceso de interpretación de instrucciones en un procesador.
- 1.5 Dominar la programación en lenguaje ensamblador aplicada a un procesador genérico.
- 1.6 Comprender el concepto de jerarquía de memoria y analizar sus diferentes componentes.
- 1.7 Conocer los dispositivos básicos de entrada/salida y comprender los principios generales de comunicación con el procesador.

2. Objetivos Procedimentales:

- 2.1 Construir un sistema a partir de su descripción en diferentes niveles de abstracción.
- 2.2 Aplicar las diferentes técnicas de diseño para la realización de un sistema digital.
- 2.3 Demostrar la influencia de la jerarquía de memoria en las prestaciones de un sistema.
- 2.4 Simular un sistema completo basado en microprocesador.

3. Objetivos Actitudinales:

3.1 Evaluar, de forma crítica, las diferentes alternativas en la implementación de un procesador.

3.2 Comunicar, de forma clara y con capacidad de síntesis, los resultados obtenidos en el desarrollo de cada una de las prácticas.

Metodología

La actividad docente correspondiente a la parte teórica de la asignatura para el curso 2011/2012 es la siguiente:

- Ocho clases de una hora durante las últimas 8 semanas del curso previas a la convocatoria ordinaria de la asignatura.

- Una clase de dos horas en la semana anterior a cada una de las convocatorias oficiales de la asignatura.

La actividad docente de la teoría se impartirá en el Aulario del Edificio de Electrónica y Telecomunicación. Tanto las fechas de las clases como el aula donde se impartirán, se comunicará a los alumnos con la antelación suficiente a través del Campus Virtual. Las clases de tutoría se ubicarán de tal forma que se facilite la asistencia al mayor número de estudiantes posible.

La actividad docente correspondiente a la parte práctica de la asignatura para el curso 2011/2012 es la siguiente:

- 4,5 horas de tutorías en grupo para resolver dudas de las prácticas. Estas 4,5 horas se dividen en tres sesiones de 1,5 horas, asignándose una sesión a cada una de las tres convocatorias existentes en el curso 2011/2012.

- 3 horas para la realización de las pruebas prácticas.

Las sesiones prácticas se realizarán en horario acordado entre los estudiantes y el profesor y será comunicado con antelación a través del Campus Virtual de la asignatura.

Criterios de Evaluación

Actividades que liberan materia:

-Realización de las prácticas en el laboratorio con un 10% de la materia.

Otras consideraciones:

-Ambas partes, teoría y prácticas se puntúan sobre 10 puntos.

-Para aprobar la asignatura es necesario haber aprobado ambas partes, teoría y práctica, en caso contrario, la nota final será $(T*0.9 + P*0.1)*0.5$.

-La calificación en la parte teórica será la media de la calificación obtenida en los dos bloques temáticos. La nota mínima necesaria en un bloque temático para hacer media es de 2.0 puntos sobre 5. En caso de no poder hacer media, la nota final será la suma de las notas parciales siempre y cuando ésta no sea superior a 4. En caso contrario será de 4.

-El examen escrito incluirá tanto cuestiones teóricas como problemas.

-El examen de prácticas consistirá en una práctica de similar complejidad a las que se incluyen en el guión de prácticas que estará disponible en el Campus Virtual. Este guión contendrá las prácticas realizadas en el último curso académico en el que se impartió la asignatura.

-La calificación de la parte práctica tendrá en cuenta la calidad de los diseños realizados y el nivel de los resultados obtenidos. También se valorará la validez de los resultados obtenidos en cada uno

de los apartados que se hayan establecido para su realización en los guiones de las prácticas.

Evaluación, criterios, técnicas y calificación

Prácticas de laboratorio:

Evidencia:

Memoria de práctica

Criterios de evaluación:

Analizar e interpretar el enunciado de forma correcta

Expresar los resultados obtenidos de forma clara

Argumentar de forma crítica los resultados obtenidos

Expresarse con soltura, utilizando la nomenclatura correcta, a la hora de explicar y defender la práctica

Criterios de calificación: 10%

Examen:

Evidencia:

Ejercicio teórico-práctico

Criterios de evaluación:

Aplicar adecuadamente los conceptos explicados en clase para la resolución de los ejercicios.

Expresar los resultados obtenidos de forma clara

Uso correcto de la ortografía.

Concreción en las respuestas y capacidad de síntesis.

Criterios de calificación: 90%

Descripción de las Prácticas

Las sesiones prácticas se desarrollarán en el Laboratorio de Diseño de ASIC y Sistemas Digitales. Estas sesiones contemplan un total de 4,5 horas de tutorías en grupo para resolver dudas de las prácticas. Estas 4,5 horas se dividen en tres sesiones de 1,5 horas, asignándose una sesión a cada una de las tres convocatorias existentes en el curso 2011/2012.

En esta asignatura las experiencias a realizar perseguirán con carácter general que los estudiantes aporten sus propios conocimientos en el diseño de las experiencias, forzándolos a recurrir a lo impartido en las clases de teoría y a su propia inventiva, por lo que su dominio de los contenidos resultará fundamental para el éxito de las pruebas.

La organización temática de las prácticas que se propone consta de 4 unidades fundamentales. El guión de prácticas de esta asignatura está compuesto de las siguientes prácticas:

Práctica 0, 1: Introducción a IDaSS

IDaSS es una herramienta de diseño y simulación de sistemas digitales. Con ella se pueden diseñar y simular sistemas digitales basados en máquinas de estados finitos de una forma relativamente sencilla a través de una jerarquía de diagramas que contienen bloques e interconexiones, y cada uno de los bloques puede estar descrito o bien por otros diagramas similares o por una descripción textual en un lenguaje propio.

Durante la práctica 0 el estudiante se familiarizará con el entorno y el uso de cada uno de los tipos de bloques que tendrá que utilizar durante el desarrollo del temario de prácticas. Se estudiarán los operadores, generadores de constantes, registros, máquinas de estados, banco de registros, buffers triestados y memorias.

En la práctica 1, y con la finalidad de familiarizarse con un sistema completo, el estudiante

realizará un pequeño diseño basado en un registro, un desplazador y una máquina de estados, siguiendo un pequeño tutorial.

Práctica 2: Diseño de un circuito para calcular, mediante aproximación, la raíz cuadrada de la suma del cuadrado de dos números

En esta práctica se deberá diseñar una máquina algorítmica con funcionalidad específica, basada en una pequeña ruta de datos que se determina previamente con una FSM asociada para calcular la raíz cuadrada de la suma del cuadrado de dos números. Este circuito se habrá estudiado previamente en clase.

La finalidad es que los alumnos asimilen las metodologías de diseño de este tipo de sistemas y su funcionamiento. Para ello deberán describir este diseño dentro de este entorno y simularlo para verificar el diseño de referencia.

Práctica 3: Modificación del diseño anterior agrupando unidades funcionales

En esta práctica los alumnos deberán afrontar el problema de intentar mejorar las prestaciones del diseño original aplicando los conceptos impartidos en clase sobre agrupación de unidades funcionales. La optimización del diseño debe plantearse teniendo en cuenta que en cada ciclo de ejecución del algoritmo, únicamente se utilizan dos unidades funcionales.

El objetivo de esta práctica es estimular la identificación de posibles situaciones de diseño susceptibles de mejora en cuanto a prestaciones, plantearse soluciones y estudiarlas detenidamente.

Práctica 4: Modificación del diseño anterior agrupando registros

En esta práctica los alumnos deberán afrontar el problema de intentar mejorar las prestaciones del diseño original aplicando los conceptos impartidos en clase sobre agrupación de registros. La optimización del diseño debe plantearse teniendo en cuenta que en cada ciclo de ejecución del algoritmo, únicamente se utilizan dos registros al mismo tiempo.

El objetivo de esta práctica es estimular la identificación de posibles situaciones de diseño susceptibles de mejora en cuanto a prestaciones, plantearse soluciones y estudiarlas detenidamente.

Práctica 5: Modificación del diseño anterior usando un sistema de buses para el conexionado del sistema

En esta práctica los alumnos deberán afrontar el problema de intentar mejorar las prestaciones del diseño original aplicando los conceptos impartidos en clase sobre buses compartidos. La optimización del diseño debe plantearse teniendo en cuenta que en cada ciclo de ejecución del algoritmo, únicamente se utilizan dos operandos. Al mismo tiempo, el estudiante deberá profundizar en el uso de conectores triestados.

El objetivo de esta práctica es estimular la identificación de posibles situaciones de diseño susceptibles de mejora en cuanto a prestaciones, plantearse soluciones y estudiarlas detenidamente. Esta mejora debe reflejar la reducción en conexionado del sistema.

Práctica 6: Diseño de la ruta de datos de un procesador CISC de 16 bits

En esta práctica, el estudiante realizará el diseño del procesador CISC a estudiar en clase. Únicamente se aborda el conexionado de los diferentes módulos, ya vistos en las primeras prácticas, atendiendo a un esquema predefinido.

La finalidad de esta práctica es únicamente la de realizar el conexionado de los elementos del procesador, debido a que el estudiante no ha visto aún el juego de instrucciones del procesador.

Práctica 7: Diseño de la unidad de control. Implementación de instrucciones con registros
Durante esta práctica el estudiante realizará el diseño de la unidad de control para posibilitar la ejecución de las instrucciones aritmético-lógicas.

La finalidad de esta práctica es que el estudiante se familiarice con el diagrama ASM del procesador, empezando por la descripción del ciclo de Fetch y codificando el ciclo de decodificación de las instrucciones.

Práctica 8: Diseño de la unidad de control. Implementación de instrucciones de memoria
Durante esta práctica el estudiante deberá profundizar en la realización de la unidad de control para la ejecución de las instrucciones de acceso a memoria. Durante la implementación el estudiante deberá llevar a cabo la descripción de los ciclos de cálculo de dirección efectiva para cada uno de los modos de direccionamiento.

La finalidad de esta práctica es que el estudiante domine los diferentes modos de direccionamiento de un procesador, distinguiendo en cada momento, y de forma autónoma, los ciclos necesarios para el cálculo de la dirección efectiva según el modo de direccionamiento. El estudiante será capaz de analizar la necesidad de registros internos, no accesibles al programador, para poder diseñar una ruta de datos capaz de soportar la ejecución de cualquier tipo de instrucción.

Práctica 9: Diseño de la unidad de control. Implementación de instrucciones de salto y/o bifurcación

Durante esta práctica el estudiante afrontará el diseño de la ruta de datos para la ejecución de un nuevo tipo de instrucciones, las instrucciones de salto y bifurcación. El estudiante diseñará los estados de la unidad de control que permitan el manejo de una pila tipo LIFO en memoria. Por otro lado, el estudiante afrontará el diseño de un conjunto de instrucciones particulares, las instrucciones de salto condicional.

La finalidad de esta práctica es que el estudiante comprenda el manejo de la pila para la implementación de las instrucciones de salto y retorno a una rutina. El estudiante demostrará dominar el uso del registro de estado de la ruta de datos a la hora de implementar las instrucciones de salto condicional.

Práctica 10: Diseño de la unidad de control. Implementación de instrucciones misceláneas
Durante esta práctica el estudiante afrontará el diseño de la ruta de datos para la ejecución de un conjunto de instrucciones particulares, las instrucciones misceláneas. En este sentido, se afronta el diseño de instrucciones propias del procesador estudiado en clase, poniendo énfasis en el diseño de las instrucciones que permiten realizar la comparación de registros y que, por ende, posibilitarán la implementación de las instrucciones de salto condicional. También se hará énfasis en las instrucciones que permiten manejar cada uno de los bits del registro de status de un procesador.

La finalidad de esta práctica es que el estudiante comprenda el uso de las instrucciones que permiten activar los bits del registro de status, así como la finalidad que persigue la manipulación directa de cada uno de estos bits y su relación con las instrucciones de control.

Práctica 11: Diseño jerárquico. Desarrollo de un sistema mínimo. Uso de memoria externa
Durante esta práctica el estudiante transformará el diseño realizado durante las prácticas a, 7, 8 y 9, en un diseño jerárquico. Para conseguirlo el estudiante deberá eliminar la memoria RAM introducida en el diseño y añadir, en su defecto, los conectores propios correspondientes a los buses de datos y direcciones. Además, se tendrá que añadir dos conectores, uno de lectura y otro de escritura. La máquina de estado deberá transformarse para ajustarse a los cambios realizados.

En un nuevo diseño se debe incluir el procesador como un bloque. Se añadirán dos memorias, una RAM y una ROM, creando un sistema mínimo, al que se añadirá un decodificador de direcciones. Para finalizar la práctica, el estudiante debe almacenar un programa en memoria ROM y ejecutarlo.

La finalidad de esta práctica es la de familiarizarse con el diseño de un sistema mínimo, con sus componentes, así como comprender el mecanismo de decodificación y localización de memorias en el espacio de memoria del procesador.

Bibliografía

[1 Básico] Principios de diseño digital /

Daniel D. Gajski.

Prentice Hall,, Madrid : (2000)

8483220040

[2 Básico] Fundamentos de diseño lógico y de computadoras /

M. Morris Mano ; Charles R. Kime.

Pearson Prentice-Hall,, Madrid [etc.] : (2005) - (3ª ed.)

84-205-4399-3

Organización Docente de la Asignatura

Contenidos	Horas					Competencias y Objetivos
	HT	HP	HCT	HTT	HAI	
Introducción a la Asignatura	0	0	2	0	1	1.1
Diseño al Nivel de Transferencia entre Registros	0	0	3	4	16	1.1, 1.2, 1.3, 2.1, 2.2
El Procesador	0	0	4	4	9	1.4, 1.5, 3.1
Sistema de Memoria	0	0	3	1	5	1.6, 2.2, 2.3
Entrada/Salida y Comunicación. El soporte del Sistema Operativo	0	0	3	4	7	1.7, 2.4, 3.2

Equipo Docente

VALENTÍN DE ARMAS SOSA

(COORDINADOR)

Categoría: TITULAR DE UNIVERSIDAD

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928452837 **Correo Electrónico:** valentin.dearmas@ulpgc.es

WEB Personal: <http://www.iuma.ulpgc.es/users/armas>

Categoría: *PROFESOR COLABORADOR***Departamento:** *INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA***Teléfono:** *928457326* **Correo Electrónico:** *pedro.hdezfdez@ulpgc.es***WEB Personal:** *http://www.diea.ulpgc.es/users/pedrohf/index.html*

Resumen en Inglés

This course introduces the microprocessor from both the hardware and software viewpoints. It covers the stored program concept, addressing modes, the instruction set, bus decoding and timing, interfacing and data communication. Part of the course is devoted to machine language software development and part to basic interfacing with other devices and the real world. Laboratory exercises are based on IDaSS (Interactive Design and Simulation System) software to develop a microprocessor to provide hands-on experience with the above topics.