UNIVERSIDAD DE LAS PALMAS DE GRAN CANARIA

GUÍA DOCENTE *CURSO: 2006/07*

14135 - DISEÑO ELECTRÓNICO

ASIGNATURA: *14135 - DISEÑO ELECTRÓNICO*
CENTRO: *Escuela de Ingeniería de Telecomunicación y Electrónica*
TITULACIÓN: *Ingeniero en Electrónica*
DEPARTAMENTO: *INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA*
ÁREA: *Tecnología Electrónica*
PLAN: *10 - Año 200* **ESPECIALIDAD:**
CURSO: *Cuarto curso* **IMPARTIDA:** *Primer semestre* **TIPO:** *Troncal*
CRÉDITOS: *6* **TEÓRICOS:** *3* **PRÁCTICOS:** *3*

Descriptores B.O.E.

Técnicas de diseño de circuitos, sistemas electrónicos y circuitos integrados de tipo específicio y semiespecífico. Herramientas software para el diseño.

Temario

Capítulo I. Introducción. (2 horas)
1. Introducción al diseño electrónico. (2 horas)

Capítulo II. Tecnologías de diseño de un sistema electrónico integrado. (8 horas)
2. Elementos básicos. (2 horas)
3. Arquitectura de los dispositivos programables (CPLDS y FPGAs). (2 horas)
4. Tecnologías y librerías para ASICs. (2 horas)
5. Bloques IPs. (2 horas)

Capítulo III. Métodos de diseño de un sistema electrónico. (14 horas)
6. Herramientas y flujos para el diseño electrónico. (2 horas)
7. Técnicas de modelado HDL del diseño. (2 horas)
8. Técnicas de síntesis del diseño. (4 horas)
9. Técnicas de Verificación. (2 horas)
10. Diseño físico. (4 horas)

Capítulo IV. Técnicas de diseño e integración de sistemas electrónicos. (6 horas)
11. Técnicas de Test. (4 horas)
12. Introducción al diseño de sistemas en chip. (2 horas)

Requisitos Previos

Nociones de circuitos y sistemas digitales, tecnología de semiconductores y programación. El conocimiento de UNIX facilita la realización de las prácticas.

Objetivos

El objetivo de la asignatura es que el alumno sea capaz de aprender diferentes técnicas de diseño de sistemas electrónicos en un único chip.

Para ello se introduce al alumno en las diferencias conceptuales y de aproximación al diseño cambiando el punto de vista de un diseño basado en componentes discretos a un diseño planificado para ser integrado en un único circuito integrado evaluando su impacto económico y de ventajas competitivas. Se explican las tecnologías y las técnicas de diseño actuales y las metodologías y herramientas CAD involucradas en cada flujo de diseño, dependiendo de la tecnología destino de implementación.

Se explican las diferentes técnicas de descripción hardware pasando de una filosofía basada en captura y simulación a otra más actual basada en el modelado HDL y síntesis. Por último se introducen los conceptos de componentes virtuales y la integración de sistemas en chip.

Metodología

Al tratarse de una asignatura que contiene una parte teórica y otra práctica, los medios a utilizar son de diversa naturaleza. La parte teórica se impartirá utilizando medios estándares (pizarra, transparencias y proyector). El método seguido en la parte teórica de esta asignatura es el expositivo y deductiva. Para ello se presentan diferentes casos de aplicación industrial y se generalizan los conceptos adquiridos para su aplicación en nuevos casos.

Por otro lado la parte práctica se desarrolla en el laboratorio y hace uso de herramientas CAD para diseño electrónico y recursos WEB creados para la asignatura. En las clases de prácticas el alumno consolida los conocimientos teóricos adquiridos en base a su aplicación en el desarrollo de diferentes casos prácticos.

La asignatura dispone de un servidor web en línea disponible en:
http://www.iuma.ulpgc.es/~carballo (Docencia => Ing. en Electrónica => Diseño Electrónico).

Criterios de Evaluación

Los criterios de evaluación a aplicar en la asignatura son los siguientes:

Consideraciones generales.
I. Para aquellos estudiantes que se acogen a la evaluación continua:

1. Evaluación de Teoría (T).
a) La contribución de la teoría a la nota final será de un 50% del valor total.
b) Se realizará un examen escrito en las fechas de las convocatorias programadas.
c) Opcionalmente se podrá realizar un único examen parcial en el mes de diciembre, eliminatorio hasta la convocatoria ordinaria. La contribución de este examen parcial en la nota final del examen de teoría dependerá de la extensión del temario que se incluya en dicho examen parcial.

2. Evaluación de Prácticas (P).
La contribución del bloque de prácticas a la nota final es del 50%, descompuesta en:
a) Evaluación positiva de memorias de las prácticas 1, 2, 3, 4 y 5 (MPs). Para la evaluación positiva es requisito la asistencia regular a las clases prácticas en laboratorio. Se considerará como evaluación negativa la no asistencia a un 20% de la carga total del plan docente de la asignatura (6 horas de prácticas) sin justificación adecuada.
b) Realización, redacción de memoria y exposición con evaluación positiva de la Práctica 6 (P6).

Con ello la nota de prácticas se calcula como: P = 0,5 * MPs + 0,5 * P6

c) Si la nota P >= 5 el estudiante tiene las prácticas aprobadas. En caso contrario se realizará un examen de prácticas tal como se indica en el apartado d).

d) En su caso, el examen de prácticas consistirá en el diseño de un circuito siguiendo la metodología explicada en el laboratorio durante el curso. Se realizará en una única sesión cuya duración será la máxima permitida por la reglamentación en vigor. El estudiante podrá disponer de todo el material que estime oportuno. El estudiante deberá demostrar sus conocimientos sobre el diseño realizado respondiendo a las preguntas que el profesor le haga durante el examen.

3. Será necesario aprobar (Nota >=5) tanto las prácticas como la teoría. La nota en acta (NF) para cualquiera de las convocatorias, cuando se hayan superado ambas partes será:

NF = (T + P)/2.

En el caso de que quede pendiente alguna de las partes anteriores la nota final en el acta será:

NF = mínimo[(4, (T+P)/2)].

II. Para aquellos estudiantes que no sigan el método de evaluación continua:

1. Examen de teoría.

a) Se realizará un examen de teoría tal como se indica en el apartado 1.a) cuya contribución a la nota final será del 50%.

b)En el caso en que se supere la teoría, se libera hasta la convocatoria extraordinaria.

2. Examen de prácticas.

a) Se realizará un examen de prácticas tal como se indica en el apartado 2.d)cuya contribución será el 50% a la nota final.

b) En el caso de que el estudiante supere las prácticas se considera como materia liberada siempre que el estudiante se presente a la correspondiente convocatoria.

3. Nota final.

a) Cuando se superen ambas partes la nota final se calcula mediante la expresión:

NF = (T + P)/2.

b) En el caso de que no se supere alguna de las partes, según se ha explicado en los puntos anteriores, la nota final en el acta será:

NF = mínimo[(4, (T+P)/2)].

Actividades que liberan materia:

* Aprobación del examen parcial, en su caso, según se explica en las consideraciones generales.
* Prácticas aprobadas, en su caso, según se explica en las consideraciones generales.

Actividades que no liberan materia

* ---

Descripción de las Prácticas

Durante las sesiones de laboratorio el estudiante aborda los aspectos prácticos del diseño electrónico utilizando diferentes metodologías badasas en VHDL y las herramientas de ayuda al diseño de circuitos integrados en cuanto a la descripción, simulación, síntesis e implementación del diseño.

Las prácticas de Diseño Electrónico se realizarán en el Laboratorio de Diseño VLSI (Pab. A, planta 2ª).

Práctica 1: Introducción a UNIX. Herramientas básicas. (1 sesión de 2 horas. Total: 2 horas).

Práctica 2: VHDL. Captura del diseño en VHDL. Técnicas de simulación. Testbench. Técnicas de

Reutilización del código. (3 sesiones de 2 horas. Total: 6 horas).

Práctica 3: Técnicas de síntesis. Síntesis de alto nivel. Síntesis lógica. Técnicas avanzadas. (3 sesiones de 2 horas. Total: 6 horas.)

Practica 4: Técnicas de implementación del diseño en FPGAs: Entrada del diseño; captura de restricciones, planos de base, colocado, ruteado, análisis y depurado sobre FPGA (1 sesión de 2 horas. Total: 2 horas)

Practica 5: Técnicas de implementación del diseño en tecnologías ASICs: Estudio de librerías, captura de restricciones temporales y de ubicación, especificación de E/S, colocado guiado por prestaciones, planificación de potencia, generación del árbol del reloj, routing, análisis temporal, verificación final, interfaz con foundry. (2 sesiones de 2 horas = 4 horas)

Práctica 6: Diseño de un circuito completo (5 sesiones de 2 horas. Total: 10 horas)

Bibliografía

[1 Básico] Reuse methodology manual for system-on-a-chip designs /

by Michael Keating, Pierre Bricaud.
Kluwer Academic Publishers,, Boston : (2002) - (3rd ed.)
1402071418

[2 Básico] Application-specific integrated circuits /

Michael John Sebastian Smith.
Addison-Wesley,, Reading, Mass. : (1997)
0201500221

[3 Básico] Apuntes de la asignatura

Pedro Pérez Carballo
- (2005/2006)

[4 Básico] VHDL: Lenguaje estándar de diseño electrónico.

, McGraw-Hill, Madrid, (1997)
8448111966

[5 Recomendado] Digital systems testing and testable design.

Abramovici, Miron
IEEE press,, New York : (1990) - (Revised printing.)
0780310624

[6 Recomendado] Rapid system prototyping with FPGAs /

by R.C. Cofer and Benjamin F. Harding.
Elsevier/Newnes,, Boston : (2005)
0750678666

[7 Recomendado] Surviving the SOC Revolution: A Guide to Platform-Based Design /

Henry Chang... [et al.].
Kluwer Academic,, Boston : (1999)
0792386795

[8 Recomendado] Advanced ASIC chip synthesis :using Synopsys Design Compiler, Physical Compiler, and PrimeTime /

Himanshu Bhatnagar.
Kluwer Academic Publishers,, Boston : (2002) - (2nd ed.)
0792376447

[9 Recomendado] Writing testbenches :functional verification of HDL models /

Janick Bergeron.
Kluwer Academic,, Boston : (2000)
0792377664 (acid-free paper)

[10 Recomendado] Digital systems design with VHDL and synthesis :an integrated approach /

K.C. Chang.
IEEE Computer Society,, Los Alamitos, Calif : (1999)
0769500234

[11 Recomendado] ASIC and FPGA verification:a guide to component modeling /

Richard Munden.
Morgan Kaufmann Publishers,, Amsterdam [etc] : (2005)
0125105819

[12 Recomendado] Digital signal processing with field programmable gate arrays /

Uwe Meyer-Baese.
Springer,, Berlin [etc.] : (2004) - (2nd ed.)
3-540-21119-5

[13 Recomendado] FPGA-Based system design /

Wayne Wolf.
Prentice Hall,, Upper Saddle River, New Jersey : (2004)
0131424610

[14 Recomendado] Manuales de herramientas de diseño y librerías tecnológicas disponibles en línea (http://eda.iuma.ulpgc.es/)

Equipo Docente

PEDRO FRANCISCO PÉREZ CARBALLO *(COORDINADOR)*

Categoría: PROFESOR COLABORADOR

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928451233 **Correo Electrónico:** pedro.perezcarballo@ulpgc.es

WEB Personal: http://www.diea.ulpgc.es/users/carballo/index.html

JORGE MONAGAS MARTÍN

Categoría: PROFESOR COLABORADOR

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928457321 **Correo Electrónico:** jorge.monagas@ulpgc.es

WEB Personal: http://www.diea.ulpgc.es/users/jmonagas/index.html