



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

PROYECTO DOCENTE CURSO: 2005/06

14160 - EQUIPOS MULTIMEDIA

ASIGNATURA: 14160 - EQUIPOS MULTIMEDIA

CENTRO: Escuela de Ingeniería de Telecomunicación y Electrónica

TITULACIÓN: Ingeniero en Electrónica

DEPARTAMENTO: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

ÁREA: Tecnología Electrónica

PLAN: 10 - Año 200 **ESPECIALIDAD:**

CURSO: Quinto curso **IMPARTIDA:** Primer semestre **TIPO:** Optativa

CRÉDITOS: 4,5

TEÓRICOS: 3

PRÁCTICOS: 1,5

Descriptores B.O.E.

Arquitectura de circuitos integrados para multimedia. Estándares. Equipos, almacenamiento y transferencia.

Temario

Total de horas de teoría : 30 (3 créditos teóricos)

1. Introducción [4 horas]

- 1.1 Adquisición, muestreo y visualización de imágenes digitales.
- 1.2 Conceptos generales de codiseño.
- 1.3 Aplicaciones mas frecuentes del procesamiento de imágenes digitales.

2. Compresión de imágenes estáticas [6 horas]

- 2.1 Compresión sin pérdidas (lossless compression).
- 2.2 Compresión con pérdidas (lossy compression).
- 2.3 Estándares para Facsímil.
- 2.4 Estándar JPEG.
- 2.5 Estándar JBIG.
- 2.6 Estándar JPEG-2000.
- 2.7 Arquitecturas para la DCT y la IDCT.
- 2.8 Hardware para el codificador entrópico.

3. Compresión de video [10 horas]

- 3.1 Fundamentos de compresión de video. (2 horas)
 - 3.1.1 Compresión con pérdidas (lossy compression).
 - 3.1.2 Algoritmos de estimación de movimiento
- 3.2 Estándares para la compresión de video (6 horas)
 - 3.2.1 Estándar para almacenamiento de video MPEG-1.
 - 3.2.2 Estándares para transmisión de televisión digital y de alta definición HDTV MPEG-2.
 - 3.2.3 Estándar para videoconferencia H.261.
 - 3.2.4 Estándar para videotelefonía H.263.
 - 3.2.5 Estándar para vídeo orientado a objetos MPEG-4.
 - 3.2.6 Nuevo estándar H.264 de altas prestaciones.

- 3.3 Soportes hardware para compresión de video (2 horas).
- 3.3.1 Arquitecturas para la estimación de movimiento.
- 3.3.2 Plataformas para la compresión de vídeo.

- 4. Procesamiento de imágenes [4 horas]
- 4.1 Operaciones básicas con imágenes: filtrado, convolución, interpolación, morfología, etc..
- 4.2 Reconstrucción a partir de múltiples imágenes: Superresolución.
- 4.3 Arquitecturas para el procesado de imágenes.

- 5. Estrategias de implementación [6 horas]
- 5.1 Estudio de diferentes equipos multimedia.
- 5.2 Uso de microprocesadores RISC y DSPs.
- 5.3 Determinación de la ruta crítica. Estimación de prestaciones.
- 5.4 Mejoras multimedia para los procesadores RISC (MMX, VIS, etc.)

Conocimientos Previos a Valorar

En primer lugar resulta esencial el conocimiento de técnicas y lenguajes de descripción de sistemas tales como el lenguaje de programación C, los lenguajes de descripción de hardware VHDL o Verilog, el lenguaje de descripción de hardware y software System-C y el entorno de simulación Matlab.

Se recomiendan conocimientos en las técnicas y herramientas necesarias para el diseño de circuitos, sistemas electrónicos y circuitos integrados que constituirán bloques básicos de los sistemas de procesamiento de imágenes.

Asimismo, se valorarán conocimientos en el uso de microprocesadores de propósito general avanzados, de microcontroladores y de procesadores específicos para tratamiento de señales.

Finalmente, resultan de utilidad conceptos de tratamiento avanzado de señales que sería necesarios conocer para procesar la información multimedia de entrada y salida.

Objetivos

El objetivo que se persigue es formar al alumno en el análisis y diseño de arquitecturas de circuitos integrados para aplicaciones multimedia, haciendo una revisión de los distintos estándares para compresión de imágenes y vídeo que existen actualmente en el mercado así como de los equipos y sistemas de almacenamiento y transferencia.

La asignatura persigue profundizar en los siguientes conocimientos:

1. Fundamentos de compresión.
2. Métodos para la compresión de imágenes con y sin pérdidas y estándares.
3. Métodos para la compresión de vídeo con y sin pérdidas y estándares. Requerimientos para el procesamiento.
4. Arquitecturas para realizar las transformaciones al dominio de la frecuencia.
5. Arquitecturas para la estimación y compensación de movimiento.
6. Arquitecturas para la codificación entrópica.
7. Uso de núcleos RISC y DSPs. Implementación de procesadores para imágenes fijas y en movimiento.
8. Circuitos integrados para la codificación de imágenes.
9. Mejoras multimedia para los procesadores RISC.

Metodología de la Asignatura

La asignatura consiste en una parte teórica impartida en el aula usando los medios didácticos disponibles: pizarra, proyector de transparencias y cañón para el ordenador.

La parte práctica se imparte en el Laboratorio de VLSI sobre estaciones UNIX capaces también de ejecutar Windows. Se utilizan paquetes de simulación software como MATLAB y se programan la mayoría de las aplicaciones en C. Algunas aplicaciones se mapean en VHDL y se sintetizan usando las herramientas de síntesis disponibles.

Se pretende que el alumno aplique los conocimientos adquiridos realizando trabajos de diseño y de búsqueda de información de equipos disponibles en el mercado.

La asignatura tiene una página WEB donde se ofrecen todas las transparencias usadas durante el curso, las descripciones de todas las prácticas, algunas secuencias de video para usarse como pruebas y algunos programas diseñados por los profesores como ayuda. Su dirección es:

http://www.iuma.ulpgc.es/users/gustavo/docencia/Equipos_Multimedia/EM.html

Su acceso es por contraseña, que se proporciona a los alumnos al principio de curso.

Evaluación

La evaluación consiste en una parte teórica y una parte práctica.

- Actividades que liberan materia:

1. El examen teórico. Puntúa con dos tercios de la nota total.
2. La parte práctica. Puntúa con un tercio de la nota total. Cada práctica aprobada supone liberación de la materia correspondiente.

- Actividades que no liberan materia:

Ninguna parte de esta asignatura puntúa sobre la nota final sin liberar materia.

- Consideraciones generales:

El examen teórico puntuará de cero a diez puntos. Para superar la parte teórica deberá obtenerse una puntuación igual o superior a cinco.

La nota de prácticas será la media aritmética de los puntos obtenidos en cada práctica, valoradas de cero a diez, y para superar las prácticas será necesario obtener una puntuación igual o superior a cinco sobre diez.

La superación de la asignatura requerirá superar teoría y prácticas por separado, y la nota final será la suma ponderada en dos tercios para la nota de teoría más un tercio la nota de prácticas. Este mecanismo se aplicará a todas las convocatorias a las que se presente el alumno.

Si alguna de las dos partes estuviese suspendida, pero la media ponderada fuera superior a cinco, entonces en acta aparecería como suspenso 4.5.

Una vez aprobada la parte teórica o cualquiera de las prácticas se guardara su nota al menos hasta la convocatoria especial de Diciembre.

Si el estudiante aprueba la parte práctica, se mantendrá su nota hasta que el proyecto docente no se

modifique y siempre y cuando el estudiante se presente a las convocatorias a las que tiene derecho.

Descripción de las Prácticas

Total de horas de prácticas: 15 (1.5 créditos prácticos)

Las prácticas se impartirán en el Laboratorio de VLSI situado en el pabellón A, Edificio Departamental de Ingeniería Electrónica y Automática.

Las prácticas perseguirán el diseño del bucle básico de compresión de video, aplicable a MPEG-1, MPEG-2, MPEG-4, H.261, H.263, H.264, etc. Como mínimo el sistema debe ser capaz de codificar frames de tipo INTRA, aunque el objetivo será la codificación simultánea de frames de tipo INTER e INTRA. Cada semana supone una hora de clase. En cada caso el alumno tomará la decisión de implementar cada bloque en hardware (VHDL o Verilog) o en software (ANSI C o ensamblador del procesador usado) según crea oportuno y de manera debidamente justificada.

Práctica 1: Diseño de un conversor de formato RGB a YUV 4:2:0 (3 horas).

Dado que la mayoría de los sistemas de compresión usan como formato de entrada el sistema YUV 4:2:0 y sin embargo los sensores proporcionan las imágenes en formato RGB, se abordará en esta práctica diferentes métodos para hacer esta conversión y los problemas que conlleva en cuanto al uso de precisión finita y coste computacional. Este bloque constituye uno de los principales en el apartado de pre-procesamiento de la señal de video.

Práctica 2: Diseño del bloque de la transformada discreta del coseno DCT y su transformada inversa IDCT. Verificación con el bloque DCT previamente diseñado (4 horas).

En esta práctica se realizará un bloque para la transformada DCT y otro para la transformada IDCT por ser los más usuales en los estándares de compresión (JPEG, H.261, H.263, MPEG-1, MPEG-2 y MPEG-4). El alumno observa como el uso de precisión finita para su implementación hardware afecta de forma importante los resultados obtenidos. Se realiza un estudio de diferentes opciones de diseño de estos bloques y sus consecuencias en la calidad de la imagen transformada, así como su impacto en la arquitectura hardware escogida.

Práctica 3: Diseño de un estimador de movimiento según un algoritmo de búsqueda asignado y del compensador de movimiento (6 horas).

En esta práctica se diseñará un estimador de movimiento de búsqueda exhaustiva con precisión de píxel entero. Este es el bloque computacionalmente más intensivo de todo sistema de compresión de vídeo híbrido, por lo que su diseño afectará de forma decisiva las prestaciones del sistema final. Se estudiará el efecto de las variaciones del tamaño de macro-bloque y del área de búsqueda en la calidad de los vectores de movimiento obtenidos.

Práctica 4: Diseño del cuantificador Q y del cuantificador inverso IQ y verificación con el bloque Q previamente diseñado (2 horas).

El bloque que realmente incrementa la compresión mediante la introducción de errores es el cuantificador. Estos errores por redondeo suponen una disminución de la calidad de la imagen. El alumno debe buscar soluciones que logren un importante aumento de la tasa de compresión binaria con las mínimas pérdida de calidad en la imagen tras el cuantificador inverso. Se repasarán asimismo diferentes opciones para su implementación hardware.

[1] Compressed video communications /

Abdul H. Sadka.
John Wiley & Sons., West Sussex, England ; (2002)
0470843128

[2] Digital image processing /

Bernd Jähne.
Springer., Berlin : (2002) - (5th rev. and extended ed.)
3-540-67754-2

[3] Image and video compression standars: algorithms and architectures.

Bhaskaran, Vasudev
Kluwer Academic., Boston : (1995)
0792395913

[4] High-level synthesis: introduction to chip and system design

by Daniel D. Gajski, Nikil D. Dutt, Allen C-H Wu
Kluwer Academic, Boston (1992)
0792391942

[5] Algorithms, complexity analysis, and VLSI architectures for MPEG-4 motion estimation /

by Peter Kuhn.
Kluwer., Dordrecht ; (1999)
0792385160

[6] JPEG2000: image compresión fundamentals, standars and practice /

David S. Taubman, Michael W. Marcellin.
Kluwer Academic Publishers., Boston : (2002)
079237519X

[7] Handbook of image and video processing /

editor, Al Bovik.
Academy Press., San Diego [etc.] : (2000)
0-12-119790-5

[8] Motion estimation algorithms for video compression.

Furht, Borko
Kluwer Academic., Boston : (1997)
0792397932

[9] Video codec design: developping image and video compression systems /

Iain E. G. Richardson.
John Wiley & Sons., Chichester : (2002)
0-471-48553-5

[10] Algorithms for image processing and computer vision /

J. R. Parker.
John Wiley & Sons., New York : (1997)
0-471-14056-2

[11] Compresión de imagen y vídeo: fundamentos teóricos y aspectos prácticos /

José Oliver Gil ; Manuel Pérez Malumbres.
Universidad Politécnica., Valencia : (2001)
8497050061

[12] VLSI digital signal processors: an introduction to rapid prototyping and design synthesis.

Madisetti, Vijay K.

Butterworth-Heinemann,, Oxford : (1995)

0750694068

[13] Digital image processing /

Rafael C. González, Richard E, Woods.

Prentice Hall,, Upper Saddle River, New Jersey : (2002) - (2nd ed.)

0-13-094650-8

Equipo Docente

GUSTAVO IVÁN MARRERO CALLICÓ

(COORDINADOR)

Categoría: PROFESOR ASOCIADO ADM

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928451271 **Correo Electrónico:** gustavo.callico@ulpgc.es

WEB Personal: <http://www.iuma.ulpgc.es/users/gustavo>

SEBASTIÁN MIGUEL LÓPEZ SUÁREZ

Categoría: AYUDANTE

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928457335 **Correo Electrónico:** sebastian.lopez@ulpgc.es