



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

PROYECTO DOCENTE CURSO: 2005/06

14130 - HERRAMIENTAS SOFTWARE DE
DISEÑO ELECTRÓNICO

ASIGNATURA: 14130 - HERRAMIENTAS SOFTWARE DE DISEÑO ELECTRÓNICO

CENTRO: Escuela de Ingeniería de Telecomunicación y Electrónica

TITULACIÓN: Ingeniero de Telecomunicación

DEPARTAMENTO: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

ÁREA: Tecnología Electrónica

PLAN: 13 - Año 200 **ESPECIALIDAD:**

CURSO: Quinto curso **IMPARTIDA:** Primer semestre **TIPO:** Optativa

CRÉDITOS: 4,5

TEÓRICOS: 3

PRÁCTICOS: 1,5

Descriptorios B.O.E.

Metodología de síntesis y verificación de circuitos integrados. Síntesis del diseño físico. Generadores de módulos, compiladores de silicio. Herramientas de colocado y cableado automático. Metodología para verificación del diseño físico a partir del layout geométrico y simbólico. Síntesis lógica y síntesis de máquina de estados finito. Análisis y verificación temporal y de fallos. Generación automática de vectores de test. Síntesis de alto nivel. Síntesis a partir de un lenguaje formal.

Temario

Para alcanzar los objetivos citados, la asignatura se organiza en los siguientes temas:

1. Introducción y Conceptos básicos en Automatización del Diseño (4 horas)

- 1.1. Introducción
- 1.2. Conceptos básicos
- 1.3. El flujo de diseño
- 1.4. Herramientas básicas
- 1.5. Estandarización

2. Técnicas para la automatización del diseño de sistemas electrónicos (8 horas)

- 2.1. Introducción
- 2.2. Modelos para la especificación a nivel de sistemas
- 2.3. El lenguaje SystemC
- 2.4. Modelado y verificación
- 2.2. Partición HW/SW
- 2.3. Síntesis de interfaces HW/SW
- 2.4. Caso práctico: El flujo de codiseño en Mentor y Coware

3. Automatización del diseño de alto nivel (6 horas)

- 3.1. Conceptos básicos en la síntesis de alto nivel
- 3.2. Implementación hardware de algoritmos
- 3.3. Técnicas de descripción algorítmica
- 3.4. El proceso de síntesis y la exploración a nivel de arquitectura
- 3.5. Caso práctico: Synopsys Cocentric System Studio

4. Automatización del diseño Lógico. (8 horas)

- 4.1. Técnicas avanzadas de descripción a nivel de transferencia de registros en VHDL.
- 4.2. Simulación
- 4.3. El flujo de síntesis y mapeado tecnológico
- 4.4. Análisis de prestaciones
- 4.5. Automatización del diseño para test (DFT)
- 4.7 La conexión con las herramientas de diseño físico
- 4.8 Caso práctico: Flujo de diseño de Synopsys Design Compiler y tecnologías CMOS submicra de UMC

5. Automatización del diseño físico. (4 horas)

- 5.1. Metodología y flujo de diseño
- 5.2. La planificación del diseño físico
- 5.3. Técnicas para generación del árbol del reloj
- 5.4. Colocado y ruteado
- 5.5. Retroalimentación a las herramientas de síntesis lógica.
- 5.6. Caso práctico: Cadence Silicon Ensemble/PKS

Conocimientos Previos a Valorar

Nociones de diseño electrónico. El conocimiento de UNIX facilita la realización de las prácticas.

Objetivos

El objetivo de la asignatura es profundizar en las distintas técnicas que permiten la automatización del diseño electrónico desde su modelado hasta su implementación física mediante la síntesis y verificación a diferentes niveles de abstracción:

- Sistema,
- Algoritmo,
- Transferencias de Registros (RT) y lógico,
- Físico,

todo ello contemplado desde el punto de vista de la metodología de diseño electrónico.

El alumno usará diferentes lenguajes y formatos estándares implicados en el proceso de automatización (SystemC, VHDL, Verilog, EDIF, LDEF, PDEF, GDSII, etc).

Metodología de la Asignatura

Al tratarse de una asignatura que contiene una parte teórica y otra práctica, los medios a utilizar son de naturaleza diversa. La parte teórica se impartirá utilizando medios estándares (pizarra, transparencias y proyector). El método seguido en la parte teórica de esta asignatura es el expositivo, recurriendo a una enseñanza directa donde se pretende la participación directa del estudiante a través de presentaciones de ejercicios desarrollados.

Por otro lado, la parte práctica se realiza en el laboratorio y hace uso de herramientas CAD para diseño electrónico y recursos WEB creados para la asignatura, así como otra información relacionada disponible en Internet. En las clases de prácticas se emplea la enseñanza directa, colectiva y activa, donde el alumno consolida los conocimientos teóricos en base a su aplicación en el desarrollo de diferentes casos prácticos.

La asignatura dispone de un servidor web en línea disponible en:

<http://www.iuma.ulpgc.es/~carballo> (docencia => Ing. Telecomunicación => Herramientas ...).

Evaluación

Consideraciones generales

Los criterios que se propone para la evaluación de los conocimientos adquiridos en esta asignatura son los siguientes:

1. Para aquellos estudiantes que quieran acogerse a la evaluación continua:
 - a. Asistencia y participación activa en clase, tanto de teoría como de prácticas (APC): hasta el 30% de la nota final.
 - b. Memoria de las prácticas realizadas (MP): hasta el 30% de la nota final.
 - c. Realización y exposición de trabajo monográfico (TM). En el trabajo será necesaria la utilización coordinada de los conocimientos adquiridos durante el curso. El estudiante deberá entregar, en el formato que se especifique, una memoria del trabajo realizado, que expondrá en clase para su evaluación. La evaluación positiva y presentación representa el 40% de la nota final.

La nota final se calcula según la siguiente expresión:

$$\text{Nota Final} = \text{APC} + 0,30 * \text{MP} + 0,40 * \text{TM}$$

Cuando alguna de las notas de los apartados b o c sea <5, el estudiante deberá entregar las prácticas y/o el trabajo en las fechas de las siguientes convocatorias (extraordinaria y especial), en su caso.

2. Para aquellos estudiantes que no se acogen a la evaluación continua:
 - a. Habrá un examen final de la asignatura que cubre los contenidos teóricos y prácticos impartidos. El examen se realizará en el laboratorio con un contenido proporcional al número de créditos de teoría y prácticas de la asignatura. Puede ser escrito u oral e incluir preguntas largas, cortas y/o de tipo test.

Actividades que liberan materia.

- * Actividades correspondientes a los apartados b. y c. de las consideraciones generales

Actividades que no liberan materia

- * Actividad que se indica en el apartado a. de las consideraciones generales

Descripción de las Prácticas

Se han planificado 4 prácticas que complementan la formación teórica. Los estudiantes se dividen en grupos de dos personas para optimizar el uso de las estaciones de trabajo. Las prácticas se desarrollan en el Laboratorio de Diseño VLSI (Pab. A, Planta 2^a).

1. Herramientas básicas (2 horas).

Creación de scripts en CShell, PERL y TCL/TK. Uso de makefiles. Sistema de revisión de versiones RCS/CVS. En esta práctica el estudiante se entrena en las herramientas de desarrollo del entorno UNIX.

2. Técnicas de diseño a nivel de sistemas usando (6 horas).

Se plantea el diseño de un sistema electrónico donde parte de la aplicación se implementa en hardware y otra parte se implementa en software. Asimismo se realiza la Cosimulación Hardware/Software del sistema en Mentor Graphics.

3. Síntesis de alto nivel y lógica mediante Synopsys Design Compiler. (4 horas).

El estudiante aprende a realizar la síntesis del diseño hardware en las herramienta Design Compiler de Synopsys.

4. Diseño físico en Cadence Silicon Ensemble. (3 horas).

El estudiante aborda el problema de la implementación física del diseño en tecnologías submicra de UMC.

Bibliografía

[1] High-level synthesis: introduction to chip and system design

by Daniel D. Gajski, Nikil D. Dutt, Allen C-H Wu

Kluwer Academic, Boston (1992)

0792391942

[2] Reuse methodology manual for system-on-a-chip designs /

by Michael Keating, Pierre Bricaud.

Kluwer Academic Publishers,, Boston : (2002) - (3rd ed.)

1402071418

[3] CAD principles for architectural design: analytical approaches to computational representation of architectural form /

by Pieter van der Wolf.

Kluwer Academic,, Boston : (2001)

0792395018

[4] Synthesis and optimization of digital circuits.

De Micheli, Giovanni

McGraw-Hill,, New York :

0070163332

[5] Virtual components design and reuse /

edited by Ralf Seepold and Natividad Martínez Madrid.

Kluwer Academic Publishers,, Boston : (2000)

0792372611

[6] The art of verification with VERA /

Faisal I. Haque, Khizar A. Khan, Jonathan Michelson.

Verification Central,, Fremont, Ca : (2001)

097119940X

[7] Surviving the SOC Revolution: A Guide to Platform-Based Design /

Henry Chang... [et al.].

Kluwer Academic,, Boston : (1999)

0792386795

[8] A SystemC primer /

J. Bhasker.

Star Galaxy Publishing,, Allentown : (2002)

0-9650391-8-8

[9] Writing testbenches :functional verification of HDL models /

Janick Bergeron.

Kluwer Academic,, Boston : (2000)

0792377664 (acid-free paper)

[10] Co-verification of hardware and software for ARM SoC design /

Jason R. Andrews.

Newnes,, Boston, Mass. : (2004)

0750677309

[11] Logic synthesis using synopsis.

Kurup, Pran
Kluwer Academic,, Boston : (1995)
0792395824

[12] TCL and the TK toolkit.

Ousterhout, John K.
Addison-Wesley,, Reading (Massachusetts) : (1994)
020163337X

[13] System-on-a-Chip: Design and Test /

Rochit Rajsuman.
Artech House,, Boston : (2000)
1580531075

[14] Algorithms for VLSI Design Automation

Sabih H Gerez
John Wiley and Sons Ltd. - (1998)
0471984892

[15] Algorithms for VLSI physical design automation.

Sherwani, Naveed A.
Kluwer Academic,, Boston : (1995) - (2nd. ed.)
0792395921

[16] Manuales y librerías disponibles en línea (<http://eda.iuma.ulpgc.es>)

STH - IUMA

[17] System design with SystemC /

Thorsten Grötter ... [et al.].
Kluwer Academic Publishers,, Boston : (2002)
1402070721

Equipo Docente

PEDRO FRANCISCO PÉREZ CARBALLO

(COORDINADOR)

Categoría: PROFESOR COLABORADOR

Departamento: INGENIERÍA ELECTRÓNICA Y AUTOMÁTICA

Teléfono: 928451233 **Correo Electrónico:** pedro.perezcarballo@ulpgc.es

WEB Personal: <http://www.diea.ulpgc.es/users/carballo/index.html>