



UNIVERSIDAD DE LAS PALMAS
DE GRAN CANARIA

PROYECTO DOCENTE CURSO: 2005/06

12689 - ARQUITECTURA DE COMPUTADORES

ASIGNATURA: 12689 - ARQUITECTURA DE COMPUTADORES

CENTRO: Escuela de Ingeniería Informática

TITULACIÓN: Ingeniero en Informática

DEPARTAMENTO: INFORMÁTICA Y SISTEMAS

ÁREA: Arquitectura Y Tecnología de Computadores

PLAN: 10 - Año 199**ESPECIALIDAD:**

CURSO: Cuarto curso **IMPARTIDA:** Primer semestre **TIPO:** Troncal

CRÉDITOS: 9

TEÓRICOS: 6

PRÁCTICOS: 3

Descriptores B.O.E.

Arquitecturas Paralelas, Arquitecturas orientadas a aplicaciones y lenguajes

Temario

BLOQUE 1. FUNDAMENTOS DE LA ARQUITECTURA DEL COMPUTADOR (8 horas)

1.1 Fundamentos y Principios del Diseño de Computadores

1.2 Aritmética Avanzada

1.3 Técnicas Avanzadas de Segmentación

BLOQUE 2. PARALELISMO DE INSTRUCCIONES (20 horas)

2.1 Planificación Estática de Instrucciones

2.2 Planificación Dinámica de Instrucciones. Ejecución Fuera de Orden

2.3 Ejecución Especulativa

2.4 Lanzamiento de Múltiples Instrucciones

2.5 Estudio de Casos Reales

BLOQUE 3. DISEÑO DE LA JERARQUÍA DE MEMORIA (12 horas)

3.1 Técnicas para Aumentar las Prestaciones de la Memoria Cache

3.2 Organización Avanzada de la Memoria Principal

3.3 Memoria Virtual: análisis de prestaciones

3.4 Estudio de Casos Reales

BLOQUE 4. ARQUITECTURAS AVANZADAS DE ALMACENAMIENTO EN DISCOS (10 horas)

4.1 Arquitecturas Tolerantes a Fallos

4.2 Medidas de Prestaciones

4.3 Diseño de Sistemas de Información

4.4 Estudio de Casos de Sistemas Paralelos de Entrada/Salida

BLOQUE 5. ARQUITECTURA DE LOS COMPUTADORES PARALELOS (10 horas)

5.1 Taxonomía de los Computadores Paralelos

5.2 Arquitecturas de Memoria Compartida

5.3 Arquitecturas de Paso de Mensajes

Conocimientos Previos a Valorar

- Estructura básica de la Ruta de Datos y la Unidad de Control de un Procesador (asignaturas: Fundamentos de Computadores, Estructura de Computadores)
- Organización y gestión de la memoria (asignaturas: Estructura de Computadores, Sistemas Operativos)
- Estructura y funcionamiento del Sistema de Entrada/Salida de un Computador (asignaturas: Estructura de Computadores, Sistemas Operativos, Periféricos e Interfaces)
- Programación en ensamblador (asignaturas: Fundamentos de Computadores, Estructura de Computadores, Periféricos e Interfaces)
- Diseño lógico (asignatura: Sistemas Digitales)
- Lenguajes de programación de alto nivel (asignaturas: Metodología de la Programación, Tecnología de la Programación)
- Fundamentos de Aritmética (asignatura: Sistemas Digitales)

Objetivos

- Estudiar la arquitectura de los computadores desde el punto de vista prestacional
- Describir y analizar técnicas hardware de paralelismo de instrucciones
- Analizar metodologías software que permiten al compilador y a las aplicaciones obtener mayor rendimiento
- Estudiar procesadores reales de altas prestaciones
- Describir y analizar técnicas hardware y software que optimizan la gestión de la jerarquía de memoria: cache, principal, virtual
- Estudiar en sistemas reales las implementaciones de las técnicas involucradas en el diseño de la jerarquía de memoria
- Conocer la organización y funcionamiento de los sistemas paralelos de entrada/salida de altas prestaciones
- Establecer la configuración y el coste asociado de la parte de entrada/salida del computador destinada al almacenamiento secundario
- Descripción y análisis del funcionamiento y diseño de los sistemas multiprocesadores y multicomputadores
- Adquirir experiencia práctica en el manejo de los principios de funcionamiento de los procesadores a través de la implementación en hardware de un procesador utilizando el lenguaje de descripción hardware VHDL
- Conocer y experimentar con herramientas software de desarrollo que permiten de forma eficiente expresar y sintetizar en hardware las técnicas que usualmente se utilizan en Arquitectura de Computadores
- Adquirir experiencia práctica en la utilización de simuladores de arquitecturas para evaluar las prestaciones de distintas técnicas hardware y/o software que se emplean en un computador
- Realizar experiencias prácticas en programación paralela

Metodología de la Asignatura

Las actividades que se prevén realizar se dividen en:

- Teoría: impartición de lecciones por parte del profesor (actividad presencial)
- Problemas: resolución práctica de ejercicios y simulación realista de modelos de arquitectura con la tutorización del profesor (actividad presencial)
- Trabajo Personal: realización de actividades no presenciales: resolución de problemas propuestos por el profesor, realización de trabajos de documentación, estudio de la materia expuesta en las

actividades presenciales

- Prácticas: realización de actividades prácticas tutorizadas por el profesor en el laboratorio (actividad presencial)

Evaluación

La nota final de la asignatura consta de dos partes: Teoría-Problemas y Prácticas. Cada una de ellas ha de ser aprobada por separado, es decir, se necesita obtener una calificación igual o superior a 5.

En la parte de Teoría-Problemas se realizará un Examen Final (EF). Para el examen final existen tres convocatorias oficiales, de las cuales el estudiante tiene derecho a presentarse a dos de ellas. La materia a examinar corresponde al Programa Teórico en el cual se incluye la resolución de problemas. La nota obtenida en el examen final constituye el 65% de la Nota Final de la asignatura.

El 35% de la Nota Final está determinado por la calificación de la parte de Prácticas de Laboratorio (PL). Para ello, cada alumno o grupo de alumnos presentará al profesor una memoria escrita e impresa por cada práctica. Posteriormente, se establece un periodo de defensa de las prácticas en el que se realizará una entrevista con el profesor.

La calificación final del alumno se obtiene de la siguiente forma:

$$\text{Nota Final} = 0.35 \times \text{PL} + 0.65 \times \text{EF} + a$$

El rango de puntuación de PL y EF es [0 .. 10]. "a" representa a la Apreciación Personal del Profesor, el cual es un factor de la evaluación cuyo rango es [0 .. 1]. La determinación de este factor viene determinada por las siguientes actividades que realice el alumno durante el periodo lectivo: realización de prácticas voluntarias, realización de trabajo personal, realización de material complementario de la asignatura, realización de otras actividades docentes relacionadas con la asignatura, actividades de iniciación a la investigación, etc.

Para aprobar la asignatura, la Nota Final debe ser superior o igual a 5.0: $\text{Nota Final} \geq 5$

En el caso que el alumno obtenga en la Nota Final una calificación de 11, obtendrá la Matrícula de Honor.

Aquellas personas que opten por presentar y defender las memorias de prácticas en las convocatorias extraordinaria y/o especial, lo harán de manera individual.

Descripción de las Prácticas

Se realizarán tres prácticas:

Práctica 1: Diseño hardware de procesadores (16 horas)

Práctica 2: Evaluación de prestaciones de computadores de altas prestaciones (10 horas)

Práctica 3: Programación paralela (4 horas)

Bibliografía

[1] Organización de computadoras: un enfoque estructurado /

Andrew S. Tanenbaum.

Prentice Hall,, México [etc.] : (2000) - (4ª ed.)

970-17-0399-5

[2] The anatomy of a high-performance microprocessor: a systems perspective /

Bruce Shriver, Bennett Smith.

IEEE Computer Society Press,, Los Alamitos, California : (1998)

0818684003

[3] Computer architecture: a quantitative approach /

John L. Hennessy, David A. Patterson ; with contributions by David Goldberg, Krste Asanovic.

Morgan Kaufmann,, Amsterdam : (2003) - (3rd ed.)

1-55860-724-2

[4] Digital arithmetic /

Milos D. Ercegovac, Tomas Lang.

Morgan Kaufmann Publishers,, San Francisco [etc.] : (2004)

1-55860-798-6

[5] Organización y arquitectura de computadores: diseño para optimizar prestaciones /

William Stallings.

Prentice Hall,, Madrid : (2000) - (5ª ed.)

84-205-2993-1

[6] Computer organization and architecture: designing for performance /

William Stallings.

Pearson Education,, Upper Saddle River, NJ : (2006) - (7th ed.)

0131856448

Equipo Docente

DOMINGO JUAN BENÍTEZ DÍAZ

(COORDINADOR)

Categoría: CATEDRÁTICO DE UNIVERSIDAD

Departamento: INFORMÁTICA Y SISTEMAS

Teléfono: 928458700 **Correo Electrónico:** domingo.benitez@ulpgc.es

WEB Personal: <http://serdis.dis.ulpgc.es/~dbenitez>